

MANUFACTURE OF SEMICONDUCTOR DEVICE

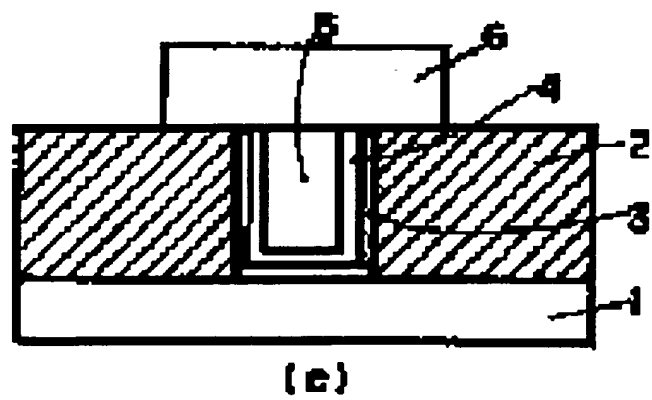
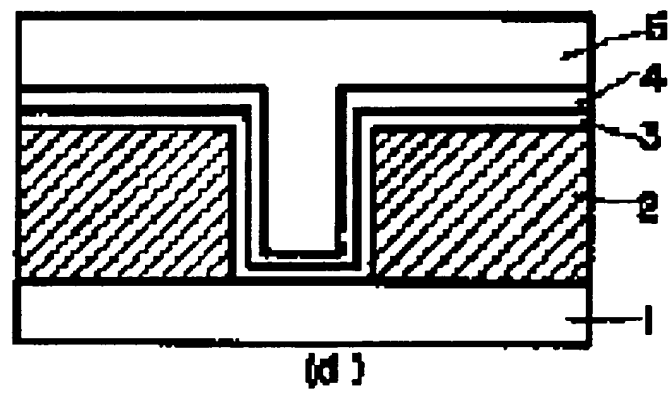
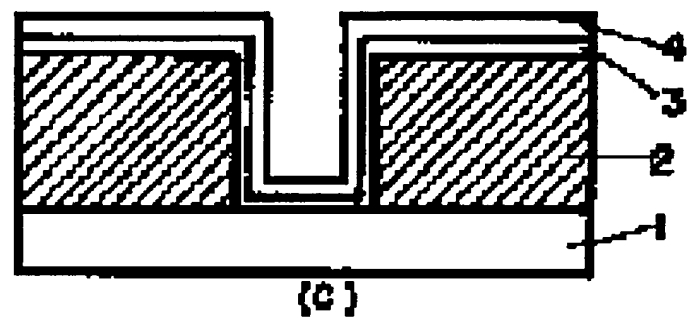
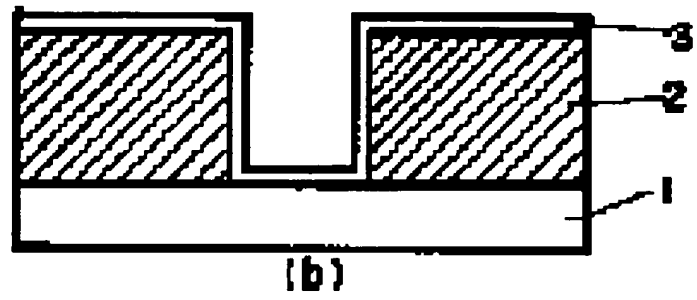
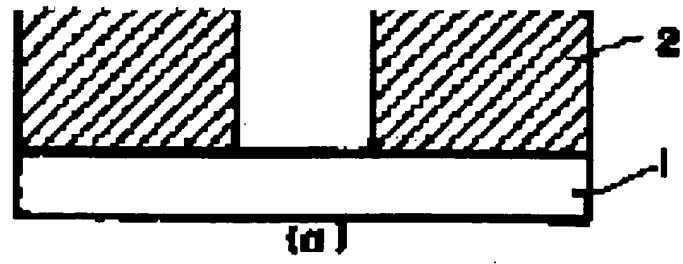
Patent Number: JP10070091
Publication date: 1998-03-10
Inventor(s): DOI TSUKASA
Applicant(s):: SHARP CORP
Requested Patent: ■ JP10070091
Application Number: JP19960226381 19960828
Priority Number(s):
IPC Classification: H01L21/285 ; H01L21/768
EC Classification:
Equivalents:

Abstract

PROBLEM TO BE SOLVED: To solve the problem that sheet resistance just after film formation changes with time and is not stabilized in a titanium nitride film formed by using TDMAT(tetrakisdimethylamino titanium) as material.

SOLUTION: A part of a silicon oxide film 2 formed on the surface of a silicon substrate 1 is opened, and a contact hole is formed. After a titanium film 3 is formed by a sputtering method or a CVD method, a titanium nitride film 4 is formed. Without exposure to the atmosphere, i.e., the silicon substrate is not exposed to atmospheric air. At 420 deg.C, monosilane (SiH_4) only, i.e., 100% of SiH_4 is treated for reaction for 30-90 seconds, at a flow rate of 50sccm and a pressure of 10Torr. A tungsten plug is formed after tungsten 5 is formed. A titanium film is formed after the contact hole is formed. The titanium nitride film which is formed by using organic titanium compound excellent in step coverage to a fine contact hole is heat-treated in a silane atmosphere. Thereby a titanium nitride film whose sheet resistance is stable and low can be formed in the contact hole.

Data supplied from the esp@cenet database - I2



(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平10-70091

(43)公開日 平成10年(1998)3月10日

(51)IntCl. ⁶	識別記号	庁内整理番号	FI	技術表示箇所
H01L 21/285	301		H01L 21/285	301R
21/768			21/90	D

審査請求 未請求 請求項の数2 OL (全4頁)

(21)出願番号 特願平8-226381

(22)出願日 平成8年(1996)8月28日

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 土居 司

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

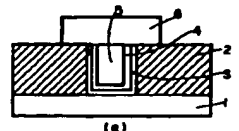
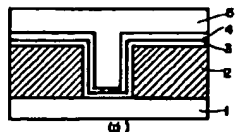
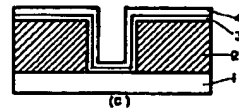
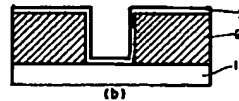
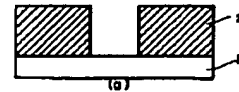
(74)代理人 弁理士 梅田 勝

(54)【発明の名称】 半導体装置の製造方法

(57)【要約】

【課題】 TDMATMを材料として形成したチタン窒化膜は、成膜直後のシート抵抗が時間とともに変化し、安定しないという問題がある。

【解決手段】 シリコン基板1表面に形成したシリコン酸化膜2の一部を開口し、コンタクトホールを形成する。次に、スパッタ法又はCVD法により、チタン膜3を形成した後に、チタン窒化膜4を形成する。次に、大気開放を行わず、即ちシリコン基板を大気中にさらすことなく、420℃で、モノシラン(SiH₄)のみ、即ちSiH₄100%で流量を50sccm、圧力を10torrで、30～90秒間処理し反応させる。次に、タングステン5を形成後、タングステンプラグを形成する。



【特許請求の範囲】

【請求項1】 基板上に有機チタン化合物を原料として、チタン窒化膜を形成する工程と、上記チタン窒化膜形成後に、上記基板を大気中にさらすことなく、シラン雰囲気中で熱処理を行う工程とを特徴とする、半導体装置の製造方法。

【請求項2】 上記熱処理をモノシランの濃度が100%のシラン雰囲気中で行うことを特徴とする、請求項1記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置の製造方法に関し、特に、チタン窒化物を用いたコンタクトホールやビアホールの形成方法に関するものである。

【0002】

【従来の技術】現在、LSI製造工程において、重要な材料であるTiN膜は主にスパッタ法にて形成していたが、サブハーフミクロンプロセスへの適用では、段差やホール側壁を十分に被覆できず、配線の信頼性を低下させないために、段差被覆性のよいCVD（化学的気相成長）法にて形成する方法が有望視されている。従来知られている原料として、特開平2-259073号公報に記載されている、 $TiCl_4$ や有機チタン化合物であるTDMAT（テトラキスジメチルアミノチタニウム）がある。

【0003】 $TiCl_4 + N_2$ を用いた場合、成膜温度として1000℃以上を必要とし、拡散領域の広がりが生じることや、アルミニウム配線形成後には使用できない等の問題点がある。また、 $TiCl_4 + NH_3$ を用いた場合、比較的低温（500℃）で形成できるが、多量の反応副生成物（塩化アンモニウム）が発生し、汚染源となる。また、 $TiCl_4$ を原料として形成したTiN膜には不純物として腐食性のClが混入し、配線材料に悪い影響を与える。

【0004】一方、TDMAT+ N_2 を用いた場合、450℃以下の低温（具体的には、成膜温度を300～450℃、圧力を0.1～15Torr、TDMAT（He）の流量を10～100sccm、 N_2 の流量を50～200sccmとする。）で形成でき、原料に腐食性の物質を含んでいないので、コンタクトホールやビアホールにおけるバリアメタルとして検討されている。

【0005】

【発明が解決しようとする課題】しかしながら、上記TDMATのような有機チタン化合物を材料として形成したチタン窒化膜は、膜厚が1000Åの場合、成膜直後のシート抵抗が7～8mΩ/□であったのに対して、2時間後には、8～9mΩ/□、1日後には15～18mΩ/□と時間とともに変化し安定しないという問題がある。

【0006】このシート抵抗の変化した膜を分析したと

ころ、図4の、シリコン基板上に膜厚が120μmのチタン窒化膜が形成されている試料のSIMS分析結果が示すように、原因はチタン窒化膜中に酸素が存在することにより、大気中での時間経過により、シート抵抗値が変化することから、抵抗の増大は大気中の酸素を吸着して反応していると考えられる。具体的には、この膜の構成は、 $TiN_xC_yO_z$ となっている。尚、図4の横軸はチタン窒化膜を120μm堆積されたシリコン基板を用いたときのチタン窒化膜表面からの深さである。

【0007】

【課題を解決するための手段】請求項1記載の半導体装置の製造方法は、基板上に有機チタン化合物を原料として、チタン窒化膜を形成する工程と、上記チタン窒化膜形成後に、上記基板を大気中にさらすことなく、シラン雰囲気中で熱処理を行う工程とを特徴とするものである。

【0008】また、請求項2記載の半導体装置の製造方法は、上記熱処理をモノシランの濃度が100%のシラン雰囲気中で行うことを特徴とする、請求項1記載の半導体装置の製造方法ものである。

【0009】

【発明の実施の形態】以下、実施の形態に基づいて本発明について詳細に説明する。

【0010】図1は本発明の一実施の形態の半導体装置の製造工程図であり、図2は本発明を用いた場合のSIMS分析結果を示す図、図3は本発明を用いてシリコン基板上又はポリシリコン上にチタン窒化膜を形成した場合のコンタクトホールサイズとコンタクト抵抗との関係を示す図である。また、図1において、1はシリコン基板、2はシリコン酸化膜、3はチタン膜、4はチタン窒化膜、5はタングステン膜、6は配線を示す。尚、図2の横軸はチタン窒化膜を120μm堆積されたシリコン基板を用いたときのチタン窒化膜表面からの深さである。

【0011】次に、図1を用いて、本発明の一実施の形態の半導体装置の製造工程を説明する。

【0012】まず、シリコン基板1表面に形成したシリコン酸化膜2の一部を開口し、コンタクトホールを形成する（図1（a））。尚、ビアホールに適用する場合は、メタル配線上に形成した絶縁膜にビアホールを形成する。

【0013】次に、スパッタ法又はCVD法により、チタン（Ti）膜3を100～600Å形成した後に、形成温度を420℃とし、圧力を0.45torr、 N_2 ガスを100sccm、液体のTDMATを45℃に保ちキャリアガスを流量40sccmとしたHeを用いてバブリングするという条件の下で、チタン窒化膜4を200Å（成膜速度を350～400Å/min）形成する（図1（b））。尚、TDMATによるチタン窒化膜4の形成条件は、成膜温度を300～450℃、圧力を

0.1~15 Torr、TDMATに対するHeの流量を10~100 sccm、N₂の流量を50~200 sccmとする範囲で可能である。また、有機チタン化合物として、TDMAT (Ti [N(CH₃)₂]₄) の他、TDEAT (テトラキスジエチルアミチタニウム: Ti [N(C₂H₅)₂]₄) 等、化学式Ti [NR₁R₂]₄ (R₁、R₂はアルキル基を示しており、R₁とR₂とは同一でも、異なってもよい。)を用いることも可能である。

【0014】次に、大気開放を行わず、即ちシリコン基板を大気中にさらすことなく、420℃で、モノシラン (SiH₄) のみ、即ちSiH₄ 100%で流量を50 sccm、圧力を10 torrで、30~90秒間処理し反応させる (図1 (c))。チタン窒化膜4はシランと反応して、TiSi_xN_yC_z膜となる。シラン処理の条件は、成膜温度为300~450℃、モノシランの流量を5~100 sccm、圧力を0.1~20 Torrの範囲で可能である。

【0015】尚、本実施の形態では、モノシランを100%で行っていたが、本発明は、これに限定されず、ジシラン等のシランを用いることや、シランとキャリアガスとの混合ガスを用いて行ってもよい。

【0016】次に、タングステン5 (或いはアルミニウム) を形成後 (図1 (d))、タングステンプラグ (A1プラグ) を形成し、次に配線6を形成する (図1 (e))。

【0017】本発明にて形成したチタン窒化膜を用いてタングステンプラグ工程に適用し、シリコン基板上及びポリシリコン上に微細コンタクトを形成した結果を図3に示す。図3に示すように、コンタクトサイズが0.3 μm以上の範囲で安定したコンタクト抵抗が得られた。

また、本発明を用いることにより、図2に示すように、本発明を用いて形成したチタン窒化膜は、図4に示す従来技術の場合に比べて、酸素の量が少なくなっており、安定した低抵抗のチタン窒化膜が得られる。

【0018】

【発明の効果】以上、詳細に説明したように、本発明を用い、コンタクトホール形成後、チタン膜を形成し、微細なコンタクトホールに対して、段差被覆性のよい有機チタン化合物を材料として形成したチタン窒化膜にシラン雰囲気中での熱処理を行うことにより、膜厚が100 Åの場合、処理直後のシート抵抗が2~4 mΩ/□であり、2時間後では3~5 mΩ/□であり、1日後では4~7 mΩ/□であったことから、コンタクトホール内部にシート抵抗が安定な低抵抗のチタン窒化膜を形成することができる。

【図面の簡単な説明】

【図1】本発明の一実施の形態の半導体装置の製造工程図である。

【図2】本発明を用いた場合のSIMS分析結果を示す図である。

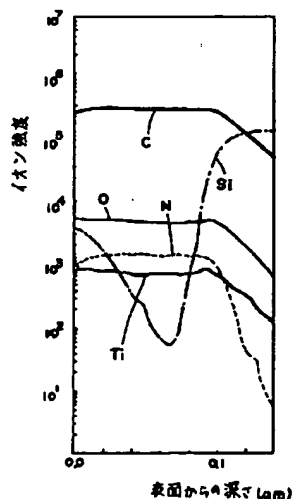
【図3】本発明を用いた場合のコンタクトサイズとコンタクト抵抗との関係を示す図である。

【図4】従来技術を用いた場合のSIMS分析結果を示す図である。

【符号の説明】

- 1 シリコン基板
- 2 シリコン酸化膜
- 3 チタン膜
- 4 チタン窒化膜
- 5 タングステン膜
- 6 配線

【図2】



【図4】

